

R3.ESE.15 Electronique spécialisée - TD

Composante
Institut universitaire de technologie d'Angoulême

Présentation

Description

À l'issue de cette ressource, l'étudiant doit être capable de :

- Identifier les contraintes et caractéristiques d'un système embarqué ;
- Définir les paramètres pour l'acquisition et la restitution d'un signal ;
- Mettre en œuvre une chaîne élémentaire de traitement du signal ;
- Mettre en œuvre des interfaces de signaux ;
- Mettre en œuvre un banc de mesures, de contrôle et de tests ;
- Vérifier tout ou partie d'un système par l'utilisation d'outil de simulation.

Heures d'enseignement

TD	TD	7,5h
CM	CM	3h

Programme détaillé

Note : la mise en œuvre des TP pourra se faire à l'aide d'outils logiciels d'instrumentation (Labview, Matlab-Simulink, Scilab, Octave...) ou de systèmes embarqués (microcontrôleur, FPGA...).

Les thèmes recommandés à développer pour atteindre les acquis d'apprentissage visés sont :

- Introduction aux systèmes embarqués :
- Définition et architectures générales des systèmes embarqués : interfaces capteurs/actionneurs (analogiques, numériques, CAN/CNA), ports E/S, unité centrale de traitement, communication sans fil, IHM (différents modes d'interaction), alimentation, mémoires (ROM, RAM, flash), unité de contrôle, OS ;
- Contraintes de développement et caractéristiques techniques des systèmes embarqués (coût, consommation, capacité mémoire, autonomie, fiabilité...) ;
- Types et choix de l'unité de traitement : processeurs à usage général (μ P), spécialisé (μ C, DSP) ou spécifique (FPGA, ASIC, ASIP, ASSP, SoC, PSoC).

- Composants programmables FPGA :
- Introduction à l'architecture des composants programmables de type FPGA (blocs logiques, canaux de routage et nœuds d'interconnexion, plots d'entrées/sorties, horloges, mémoires in-situ...) ;
- Codage en langage de description matérielle (VHDL ou Verilog), implémentation de circuits combinatoire et séquentiel (dont machines à états) ;
- Description hiérarchique et instanciation en VHDL et/ou schématique ;
- Vision structurelle, pin planning, simulation temporelle post routage... ;
- Implantation sur un circuit numérique programmable.
- Générateurs d'horloge et de signaux spécifiques :
- Oscillateur (quartz) ;
- PLL (synthèse d'horloge) ;
- Génération de signaux de tests par DDS.
- Complément numérisation du signal analogique et restitution :
- Principe de fonctionnement des CAN et CNA courants (Pipeline, SAR, Sigma-delta) ;
- Spectre échantillonné (TFD, FFT) ;
- Structure d'une chaîne d'acquisition :
- Acquisition séquentielle (décalée, simultanée) et parallèle de plusieurs grandeurs ;
- Types de cadencement d'échantillonnage : logiciel ou matériel, pt/pt ou fini ou continu ;
- Types de déclenchement : logiciel, numérique (niveau, front, pattern), analogique (niveau, front, fenêtre).
- Complément interfacement, adaptation et traitement analogique de signaux :
- Interfaces optoélectroniques (photodiode, phototransistor) ;
- Utilisation d'un outil de synthèse de filtres analogiques à AOP : gabarit, choix du filtre (Bessel, Butterworth...), simulation ;
- Émetteur/Récepteur à fibres optiques.

Compétences visées

- Assurer le maintien en condition opérationnelle d'un système
- Implanter un système matériel ou logiciel
- Concevoir la partie GEII d'un système
- Vérifier la partie GEII d'un système